

# Apéndice E

## Equipo experimental

### E.1. Generación de las señales de los interruptores

En el Capítulo 6 se ha visto que el modulador PWM del DSP (dSPACE) entrega las funciones de conmutación ( $S_{ap}$ ,  $\overline{S_{an}}$ ,  $S_{bp}$ ,  $\overline{S_{bn}}$ ,  $S_{cp}$ ,  $\overline{S_{cn}}$ ) que, a su vez, son las señales de conmutación de los interruptores del convertidor (S1, S2, S3, S4, S5, S6). Es necesario obtener las señales de conmutación de los seis interruptores restantes, tarea que se realiza mediante simples puertas inversoras, tal como muestra la figura E.1. De esta manera, se tienen las doce señales de conmutación que requiere el convertidor NPC.

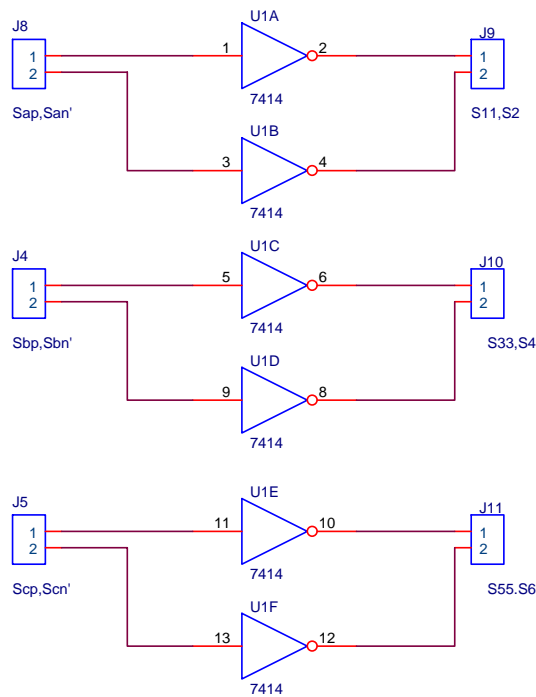


Figura E.1. Puertas inversoras para obtener las señales S11, S2, S33, S4, S55 y S6.

## E.2. Línea retardo y etapa amplificadora (*buffer*)

En cada una de las doce señales de conmutación del convertidor NPC, se ha incorporado una línea de retardo, que retrasa el flanco de subida aproximadamente  $1 \mu\text{s}$ , tiempo escogido teniendo en cuenta que los IGBT conmutan aproximadamente en  $300 \text{ ns}$ . Este retardo se consigue con el circuito RC ( $12 \text{ k}\Omega$ ,  $270 \text{ pF}$ ) y dos puertas inversoras (7414) con histéresis. Existen otras opciones para generar el tiempo muerto, por ejemplo, mediante registros de desplazamiento. Además, regulando el reloj del registro se pueden obtener retardos variables. Sin embargo, es necesario un chip por señal y el circuito impreso resultante ocupa un espacio significativo. Por esta razón, se ha optado por la línea de retardo de la figura E.2.

Teóricamente, la señal obtenida después de la línea de retardo puede emplearse para atacar el *driver* de cada interruptor. No obstante, la etapa de entrada de los *drivers* de cada interruptor está constituida por un optoacoplador, donde la activación del fotodiodo del optoacoplador requiere una corriente mínima, que la puerta inversora (7414) de la línea de retardo no es capaz de entregar. Por tanto, se añade una etapa amplificadora, implementada con un *buffer* en colector abierto (7406) y una resistencia que limita la corriente ( $470 \Omega$ ), en serie con el fotodiodo del optoacoplador.

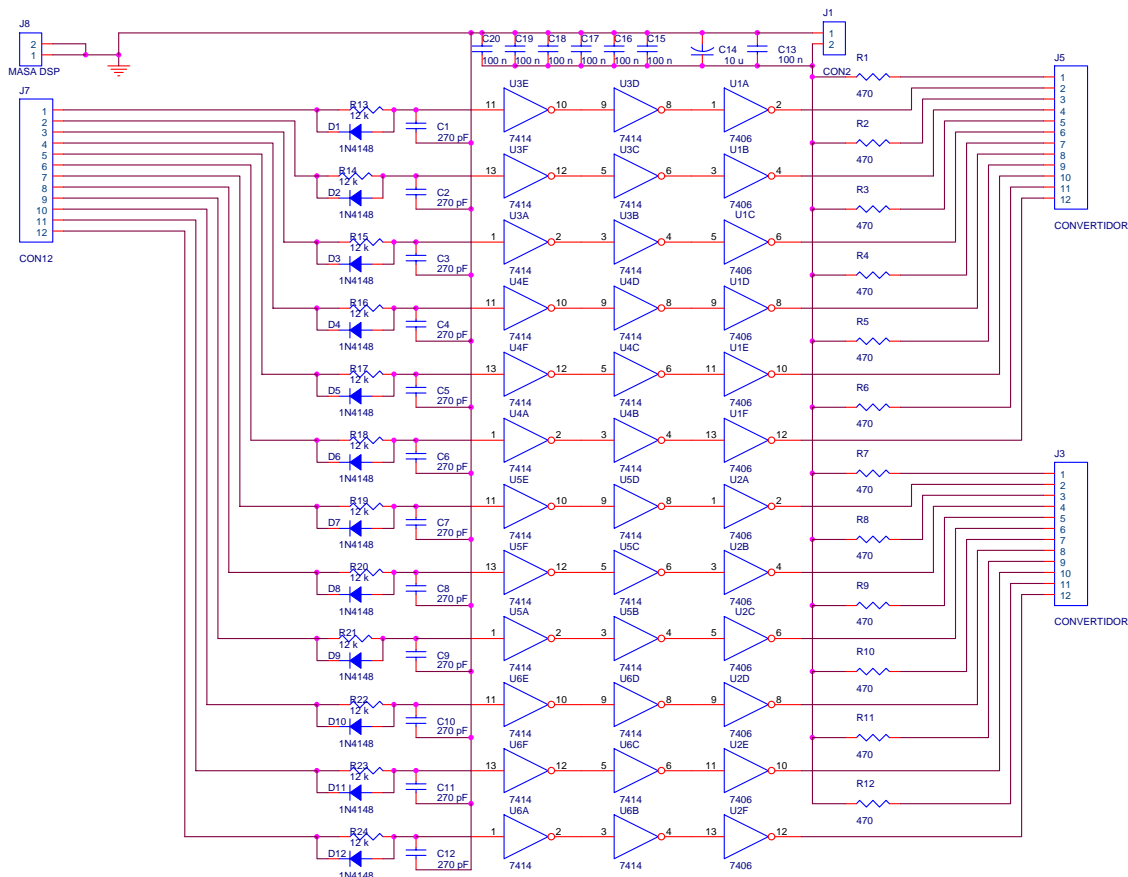


Figura E.2. Líneas de retardo y amplificadores para las doce señales de conmutación.

### E.3. Rama del convertidor

La figura E.3 muestra una rama completa del convertidor. Se observan los cuatro interruptores, con sus respectivos *drivers* y los dos diodos de potencia con conexión al punto medio. En cada interruptor se ha previsto la adición de un *snubber*, que finalmente no se ha implementado, al comprobarse experimentalmente la correcta conmutación del convertidor.

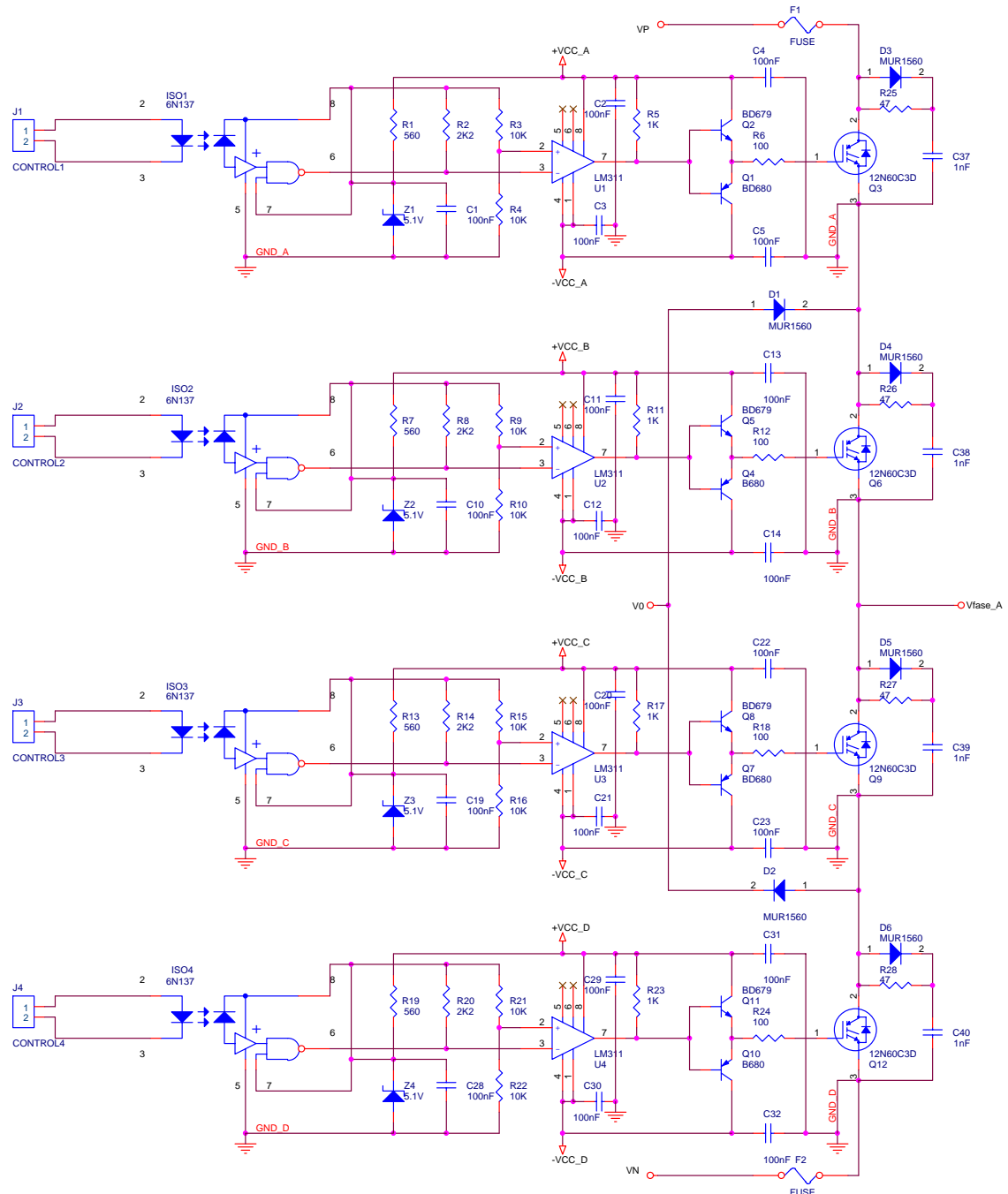


Figura E.3. Rama del convertidor.

## E.4. Sensores

Con la finalidad de simplificar el diseño, se ha realizado un único circuito impreso para los sensores. En una placa se integra un sensor de tensión (LEM LV 25-P) y un sensor de corriente (LEM LA 25-NP), tal como muestra la figura E.4. Será necesario emplear tantos circuitos impresos como tensiones y corrientes a medir.

La salida de los sensores se ha ajustado para entregar tensiones comprendidas entre  $\pm 5$  V. Además, se ha añadido, en cada salida, dos zener en antiserie de 9.1 V, como protección para las entradas analógicas del DSP, que admiten tensiones dentro del margen  $\pm 10$  V.

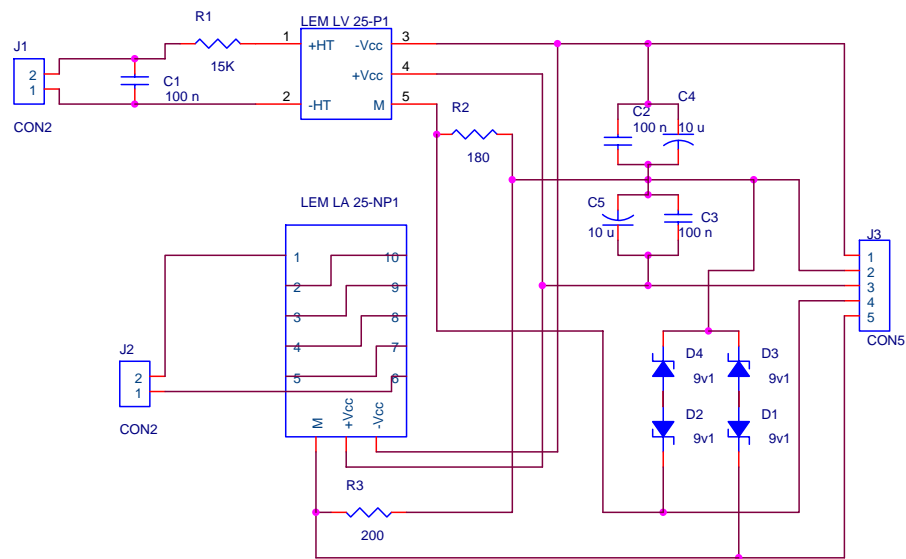


Figura E.4. Placa de sensores.